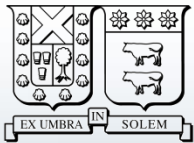




# Seminario de Electrónica Industrial

Elena Villanueva Méndez



UNIVERSIDAD TECNICA  
FEDERICO SANTA MARIA



DEPARTAMENTO DE  
**ELECTRONICA**

## Requerimientos conexión a la red

Valparaíso, Mayo de 2010

- Varían de país en país.
- Usualmente: adaptación de estándares internacionales
  - International Electrotechnical Commission - IEC



- Institute of Electrical and Electronics Engineers - IEEE



- Un desafío importante es no sólo cumplir los estándares actuales sino estar preparado para cumplir futuras modificaciones.

- IEEE Std 1547-2003: Standard for Interconnecting Distributed Resources with Electric Power Systems
- IEC 61727 Second Edition 2004-12: Photovoltaic (PV) systems - Characteristics of the utility interface.
- IEC 62116 First Edition 2005: Testing procedure of islanding prevention
- IEEE STD 929-2000: Recommended Practice for Utility Interface of Photovoltaic (PV) Systems

- Variaciones de tensión

IEEE 1547		IEC61727		VDE0126-1-1	
Voltage range (%)	Disconnection time (s)	Voltage range (%)	Disconnection time (s)	Voltage range (%)	Disconnection time (s)
$V < 50$	0.16	$V < 50$	0.10	$110 \leq V < 85$	0.2
$50 \leq V < 88$	2.00	$50 \leq V < 85$	2.00		
$110 < V < 120$	1.00	$110 < V < 135$	2.00		
$V \geq 120$	0.16	$V \geq 135$	0.05		

- Variaciones de frecuencia

IEEE 1547		IEC61727		VDE0126-1-1	
Frequency range (Hz)	Disconnection time (s)	Frequency range (Hz)	Disconnection time (s)	Frequency range (Hz)	Disconnection time (s)
$59.3 < f < 60.5^*$	0.16	$f_{n-1} < f < f_{n+1}$	0.2	$47.5 < f < 50.2$	0.2

\* for systems with power < 30 kW the lower limit can be adjusted in order to allow participation in the frequency control

- Reconexión después de falla

IEEE 1547	IEC61727	VDE0126-1-1
$88 < V < 110$ [%] AND $59.3 < f < 60.5$ [Hz]	$85 < V < 110$ [%] AND $f_{n-1} < f < f_{n+1}$ [Hz] AND Min. delay of 3 minutes	N/A

- Inyección de corriente DC

IEEE 1574	IEC61727	VDE0126-1-1
$I_{dc} < 0.5$ [%] of the rated RMS current	$I_{dc} < 1$ [%] of the rated RMS current	$I_{dc} < 1A$ Max Trip Time 0.2 s

- Armónicas de corriente

IEEE 1547 and IEC 61727						
Individual harmonic order (odd)*	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 \leq h$	Total harmonic distortion THD (%)
(%)	4.0	2.0	1.5	0.6	0.3	5.0

- IEC 61000-3-2 (equipos de menos 16 amp)

Odd harmonics		Even harmonics	
Order $h$	Current (A)	Order $h$	Current (A)
3	2.30	2	1.08
5	1.14	4	0.43
7	0.77	6	0.30
9	0.40	$8 \leq h \leq 40$	$0.23 \times 8/h$
11	0.33		
13	0.21		
$13 \leq h \leq 39$	$0.15 \times 15/h$		

IEC 61727 establece  
Factor de potencia  $> 0.9$

- Operación aislada:
  - El inversor no se desconecta de la red en caso de falla de ésta
- Ejemplo: Instalación en el techo de una casa
  - Falla de algún equipo local
  - Desconexión programada para reparación
- Posibles consecuencias:
  - Nueva falla debido a la reconexión en desfase
  - Riesgo para operarios

Por esta razón la detección oportuna de la operación aislada se incluye en los estándares a cumplir.

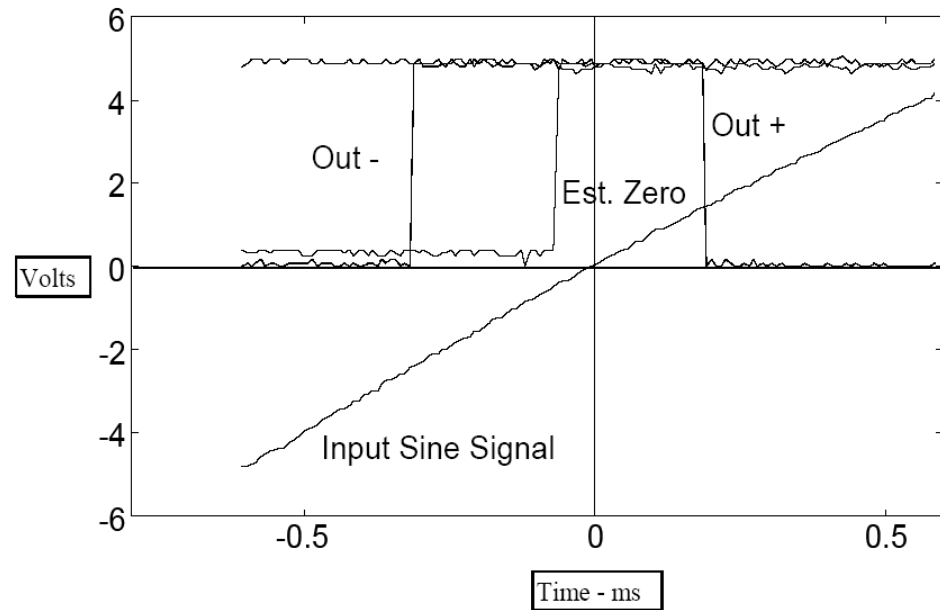
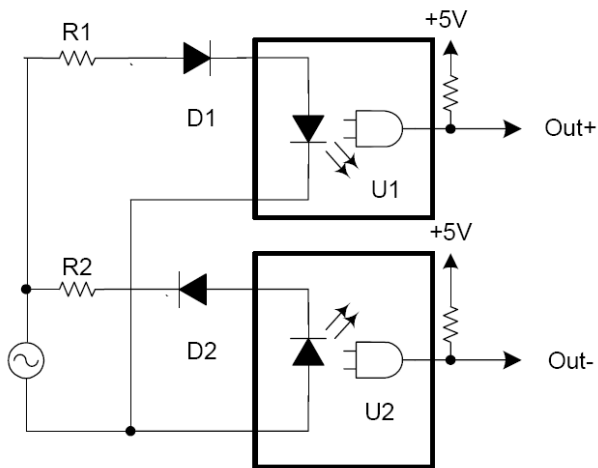
- Métodos: circuitos resonances, medición de impedancia

- Una buena sincronización de la corriente con el voltaje de la red es necesaria porque:
  - Los estándares exigen alto factor de potencia ( $> 0.9$ )
  - Una referencia “limpia” de corriente es necesaria para cumplir con los requerimientos de las normas IEC61727 e IEEE929
  - Los transientes en la conexión a la red deben minimizarse para evitar fallas en el inversor.

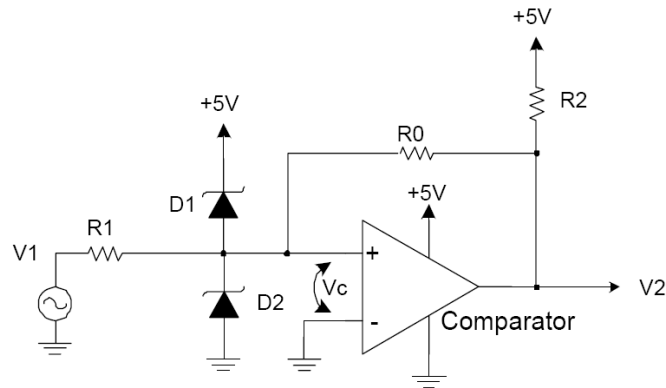
- Hay dos métodos de sincronización:
  - Filtered Zero Cross Detection (ZCD)
  - PLL
- La solución clásica para sistemas monofásicos es F-ZCD, debido a que el sistema PLL requiere dos voltajes ortogonales.
- La solución usando PLL es común en sistemas trifásicos.
- El desafío es usar PLL creando componentes ortogonales “virtuales” usando diferentes técnicas.



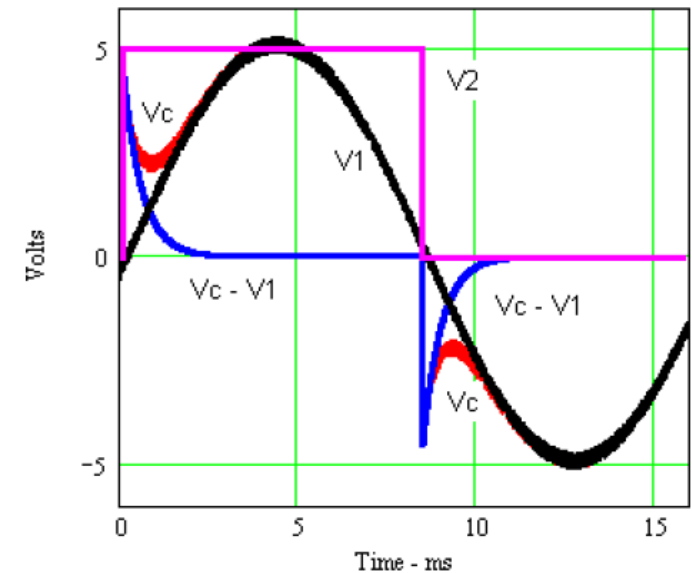
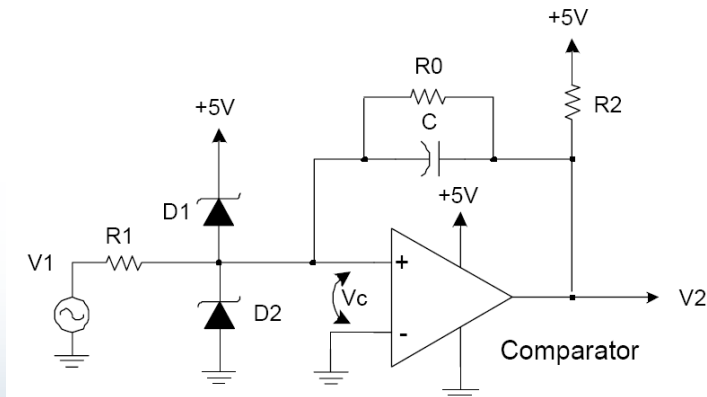
- Dual point interpolation



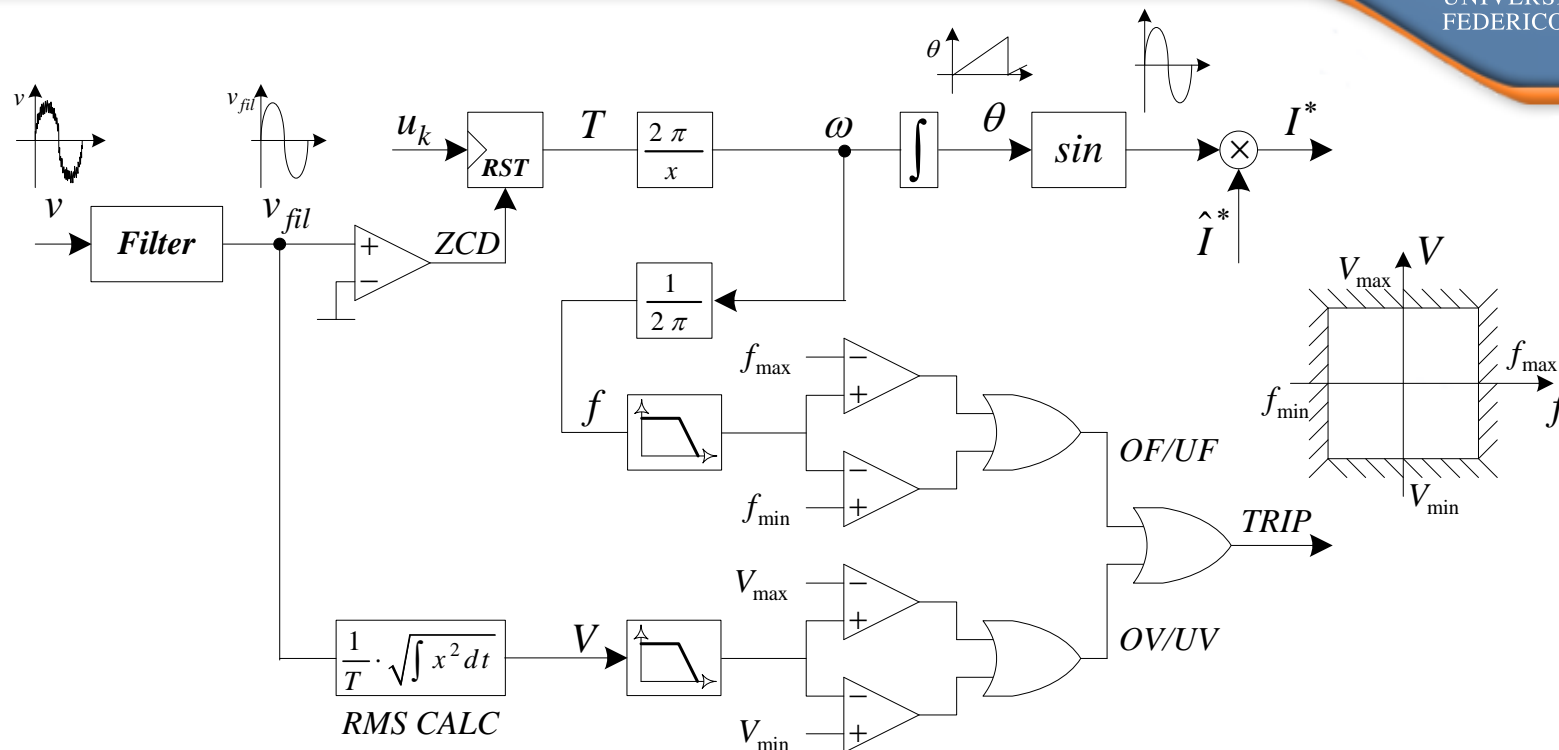
- Resistive feedback hysteresis



- Dynamic hysteresis comparator

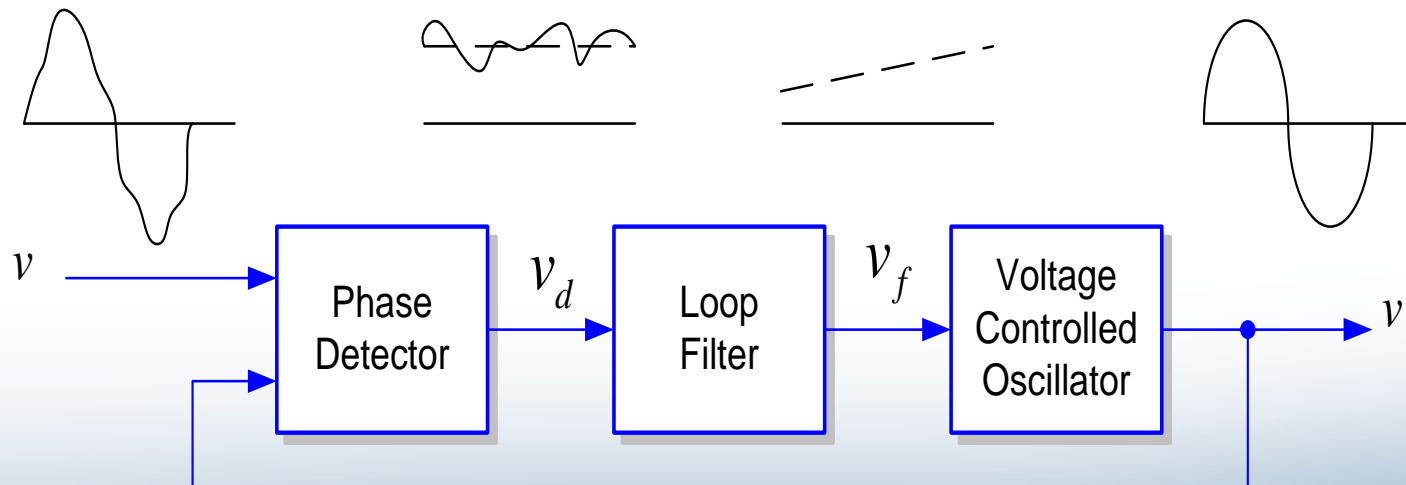


# Filtered zero cross detection (F-ZCD)



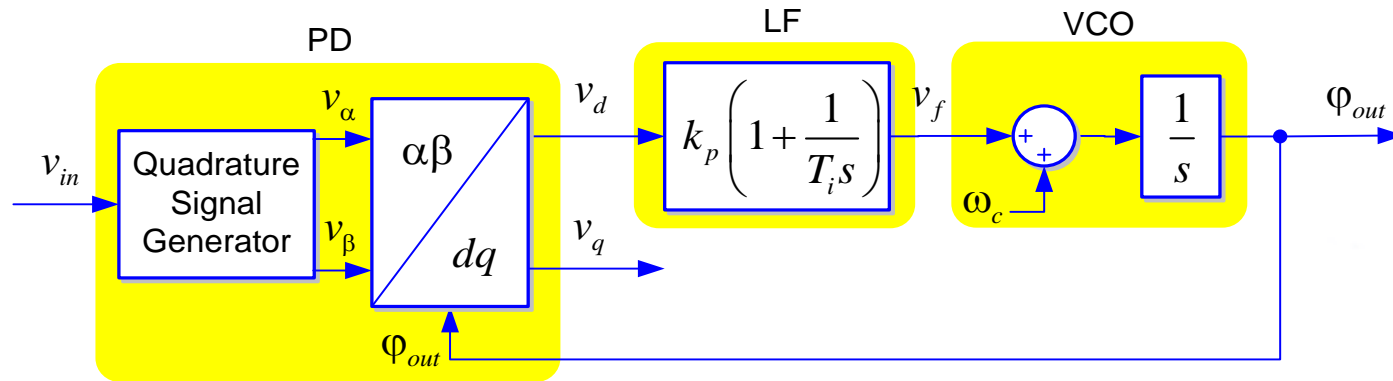
- El filtrado introduce retardos. Existen filtros predictivos digitales FIR sin retardo pero tienen alta complejidad.
- El valor RMS del voltaje y la frecuencia se calculan sólo una vez por periodo, lo que deriva en una mala detección de fallas.

- Un lazo PLL produce una señal de salida sincronizada en fase y frecuencia con la señal de entrada, usando un lazo con realimentación.
- Un circuito básico tiene tres componentes: detector de fase, filtro y oscilador controlado por voltaje.



- Detector de fase (PD): Genera una señal de salida proporcional a la diferencia de fase entre dos señales de entrada. Pueden aparecer componentes de alta frecuencia a la salida.
- Filtro (LF): tiene una característica pasabajo, puede ser un PI
- Oscilador controlado por voltaje (VCO): su salida es una señal alterna cuya frecuencia varía respecto a una frecuencia central como función del voltaje de entrada.

- Esquema con señales en cuadratura



- Transformaciones

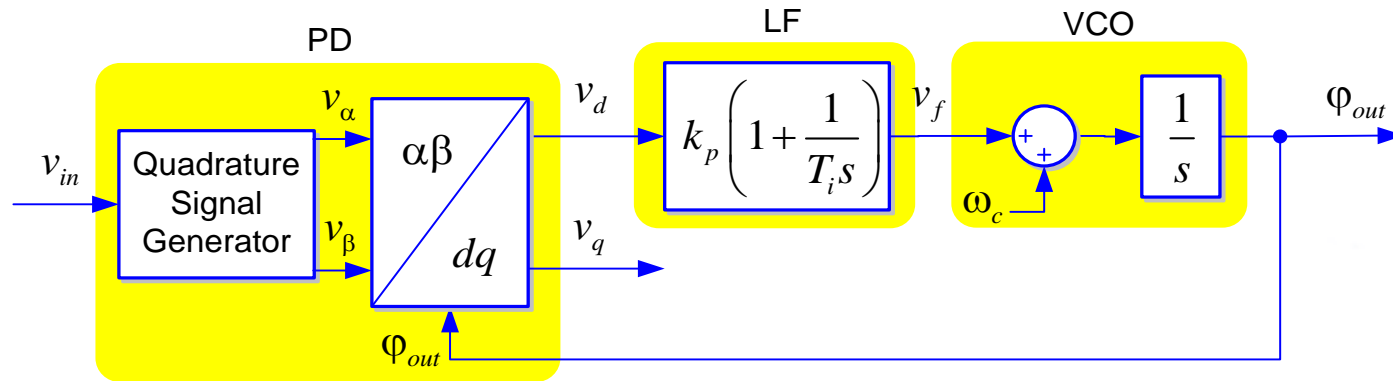
– Clarke

$$\begin{bmatrix} X_\alpha \\ X_\beta \\ X_0 \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \cdot \begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix}$$

- Park

$$\begin{bmatrix} X_d \\ X_q \\ X_0 \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) & 0 \\ -\sin(\theta) & \cos(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} X_\alpha \\ X_\beta \\ X_0 \end{bmatrix}$$

- Esquema con señales en cuadratura



Si es monofásico:

- Retardo  $T/4$
- Transformada de Hilbert
- Transformada de Park inversa

Gracias por su atención...



UNIVERSIDAD TÉCNICA  
FEDERICO SANTA MARÍA

